

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-031866

(43)Date of publication of application : 02.02.1996

(51)Int.Cl.

H01L 21/60

(21)Application number : 06-182773

(71)Applicant : NIPPON STEEL CORP

(22)Date of filing : 12.07.1994

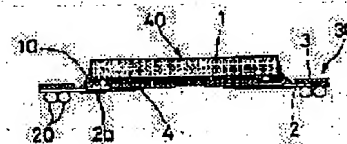
(72)Inventor : KAWAKAMI YOJI

(54) SEMICONDUCTOR PACKAGE

(57)Abstract:

PURPOSE: To inspect the electric characteristics of a semiconductor device positively while reducing the mounting area on a board.

CONSTITUTION: The semiconductor package 40 comprises a semiconductor element 1 and a film carrier 30 having leads 2 formed on a film base material 3. The semiconductor element 1 is connected through a bump 10 with an inner lead 2b and a metal ball 20 is bonded onto the lead 2 formed on the film base material 3. Electric characteristics are inspected using the test pads on the lead 2 formed, to be cut off later, on the outside of the metal ball 20. Subsequently, excess film base material 3 on the outside of the metal ball 20 is cut off and the lead 2 is connected through the metal ball 20 with the board. Since any outer lead projecting from the film base material 3 is not employed, positive connection is realized while reducing the mounting area and only a perfectly good package 40 can be employed.



LEGAL STATUS

[Date of request for examination]

17.02.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3061728

[Date of registration]

28.04.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] an insulating film base material top — a conductor — a lead forms — having — this conductor — said conductor located on said film base material in the semiconductor package by which the semiconductor device is connected to the inner lead of a lead — the semiconductor package characterized by joining the conductive member for external connection on a lead.

[Claim 2] said adjoining conductor — the location of said conductive member on a lead — said conductor — the semiconductor package according to claim 1 characterized by deflecting by turns in the die-length direction of a lead.

[Claim 3] Said conductive member is a semiconductor package according to claim 1 characterized by being the metal member which consists of a metal.

[Claim 4] Said metal member is a semiconductor package according to claim 3 characterized by being a metal ball.

[Claim 5] said conductor on said film base material — the semiconductor package according to claim 1 characterized by for a lead having the test pad of electrical property checking in the method location of outside [member / said / conductive], and cutting said film base material in the location near the outside of said conductive member.

[Claim 6] The semiconductor package according to claim 1 characterized by the plate for reinforcement having fixed on said film base material of the opposite side with said conductive member.

[Claim 7] The semiconductor package according to claim 6 characterized by for said plate for reinforcement having had said semiconductor device and the pars basilaris ossis occipitalis to counter, and the pars basilaris ossis occipitalis of this plate for reinforcement having fixed at the rear face of said semiconductor device.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the semiconductor package using the TAB (Tape Automated Bonding) method which connects a semiconductor device to the lead on a film base material.

[0002]

[Description of the Prior Art] When a semiconductor device was conventionally mounted in a substrate, as shown in drawing 9, it carried in the substrate 102 directly and resin 103 was performing the closure for the terminal of the circuit side of a semiconductor device 100, a bump 101, and a substrate 102 so

that a semiconductor device 100 might be electrically connected through the bumps 101, such as a piece of a metal, or a metal ball.

[0003] Moreover, the case where the semiconductor package by the conventional TAB method is mounted in a substrate is shown in drawing 10. The conventional semiconductor package 104 connects a semiconductor device 100 to inner lead 106a of the lead 106 formed on the film base material 105 through a bump 107, closes the circuit side of a semiconductor device 100, and inner lead 106a with resin 108, and fabricates outer lead 106b of lead 106 in the shape of a gull wing. And the edge of outer lead 106b of this semiconductor package 104 was made to mount in a substrate 102 using solder 109 grade.

[0004]

[Problem(s) to be Solved by the Invention] By the way, since a semiconductor device 100 was directly carried in a substrate 102 through the bumps 101, such as a piece of a metal, or a metal ball, when it mounts a semiconductor device 100 in a substrate 102 as shown in drawing 9, inspection of the electrical property of a semiconductor device 100 could not be ensured, but the defective might be carried in the substrate 102, and there was a problem that the yield was bad.

[0005] Moreover, as shown in drawing 10, in the semiconductor package 104 by the conventional TAB method, there was a problem that package size became large, therefore the component-side product to a substrate 102 became large with the formation of many pins. Furthermore, the thickness of lead 106 benefited thin the formation of many pins, and the formation of a ** pitch, especially, the deformation by the lack of on the strength of outer lead 106b arose, and there was a problem that a faulty connection occurred in mounting to substrate 102 grade.

[0006] Then, this invention aims at offering the semiconductor package which can ensure inspection of the electrical property of a semiconductor device, and can reduce the component-side product to a substrate etc.

[0007]

[Means for Solving the Problem] in order to attain the above-mentioned purpose — this invention — an insulating film base material top — a conductor — a lead forms — having — this conductor — said conductor located on said film base material in the semiconductor package by which the semiconductor device is connected to the inner lead of a lead — the conductive member for external connection is joined on the lead.

[0008] moreover, said adjoining conductor — the location of said conductive member on a lead — said conductor — it deflects by turns in the die-length direction of a lead.

[0009] In addition, as for said conductive member, it is desirable that it is the metal member which consists of a metal, and, as for said metal member, it is still more desirable that it is a metal ball.

[0010] moreover, said conductor on said film base material — a lead has the test pad of electrical property checking in the method location of outside [member / said / conductive], and said film base material is cut in the location near the outside of said conductive member.

[0011] In addition, with said conductive member, the plate for reinforcement may fix on said film base material of the opposite side, it had the pars basilaris ossis occipitalis which said plate for reinforcement counters with said semiconductor device further, and the pars basilaris ossis occipitalis of this plate for reinforcement may fix at the rear face of said semiconductor device.

[0012]

[Function] the conductor with which a conductive member like for example, a metal ball is located on a film base material for the external connection which makes an electric signal output and input to a semiconductor device according to the semiconductor package of this invention constituted as mentioned above — since it is joined on the lead, while being able to perform positive connection to a substrate etc. through a conductive member, without using the outer lead made to project from a film base material, the component-side product to a substrate etc. is reducible and yet the conductor on the film base material cut behind in the method location of outside [member / conductive] — if the test pad is prepared in the lead, inspection of the electrical property of a semiconductor device can be ensured.

[0013]

[Example] Hereafter, the example of the semiconductor package by this invention is explained with reference to drawing 1 — drawing 8. The sectional view of the semiconductor package according [drawing 1] to the 1st example and drawing 2 are the top views showing the top face and rear face of

the semiconductor package in coincidence.

[0014] First, as shown in drawing 1 and drawing 2, the semiconductor package 40 of this example consists of a semiconductor device 1 and a tape carrier package 30 by which the lead 2 was formed on the film base material 3, and a semiconductor device 1 and inner lead 2b of a tape carrier package 30 are connected through the bump 10. And the closure of a circuit side and the inner lead 2b is carried out to the Lord of a semiconductor device 1 by the potting method etc. by resin 4.

[0015] And the metal ball 20 is joined on the lead 2 located on the film base material 3, respectively. As for the metal ball 20, it is desirable to use, the ingredient, for example, the gold, which protrusion height was equal to homogeneity and was excellent in conductivity or corrosion resistance. Moreover, the location of each metal ball 20 on the adjoining lead 2 is mutually shifted to the opposite direction by the longitudinal direction of the lead 2. It becomes possible to be able to prevent contact of adjoining metal ball 20 by this, and to use the larger metal ball 20 than the width of face of lead 2. In addition, the same metal ball as said bump 10 may be used.

[0016] Drawing 3 is the top view showing the rear face of the tape carrier package in this example. This tape carrier package 30 carries out pattern formation of much leads 2 by copper foil etc. on the insulating film base material 3 which consists of polyimide etc. And test pad 2a is prepared at the tip of each lead 2 of each inner lead 2b on a projection and the film base material 3 in device hole 3a formed in the film base material 3, respectively. In addition, a tape carrier package 30 is supplied with a long tape-like gestalt, and 3b in the film base material 3 is a sprocket hole.

[0017] Next, drawing 4 explains the manufacture approach of the semiconductor package by this 1st example.

[0018] First, as shown in this drawing (A), the bumps 10, such as a piece of a metal or a metal ball, are formed in the polar zone (not shown) of a semiconductor device 1. In addition, the semiconductor device 1 in which the bump 10 was formed beforehand may be used. Next, as shown in this drawing (B), inner lead 2b of a tape carrier package 30 is joined to the polar zone of a semiconductor device 1 by thermocompression bonding etc. through a bump 10 with the bonding tool 50.

[0019] Next, as shown in this drawing (C), after closing a semiconductor device 1 and inner lead 2b by resin 4 by the potting method etc., the array plate 60 is made to arrange the metal ball 20 so that it may be in agreement with the location of the lead 2 on the film base material 3. The technique to which the metal ball 20 is put in block by vacuum suction, and it sticks through these holes can be used for this array using the array plate 60 which has a hole for making the metal ball 20 arrange and fix to a desired location. Especially according to this technique, the highly precise array of the metal ball 20 can be ensured. And the array plate 60 is dropped, and as shown in this drawing (D), the metal ball 20 which the array plate 60 was made to arrange is joined to lead 2 by thermocompression bonding etc.

[0020] Next, drawing 5 explains the mounting approach to the substrate of the semiconductor package by this 1st example.

[0021] First, to the package 40 accepted to be an excellent article, after inspecting an electrical property using test pad 2a of a tape carrier package 30, as shown in this drawing (A), the cutting tool 70 goes into the location near the outside of the metal ball 20 in a tape carrier package 30. Thereby, as shown in this drawing (B), the excessive film base material 3 (outside of the alternate long and short dash line in drawing 3) outside the metal ball 20 is cut, and it is fabricated by the size mounted to a substrate. And as shown in this drawing (C), the metal ball 20 joined to the lead 2 and the solder 80 prepared in the predetermined part on a substrate 90 are connected by the reflow method etc., and a package 40 is mounted to a substrate 90.

[0022] Since according to this example constituted as mentioned above the excessive film base material 3 of the outside of the metal ball 20 is cut and it connects with a substrate 90 through the metal ball 20 on lead 2 after inspecting an electrical property beforehand using test pad 2a of a tape carrier package 30, a component-side product is not only reducible, but it can use only the package 40 of an excellent article completely.

[0023] Moreover, since deformation like an outer lead turns up and the metal ball 20 joined on the lead 2 located on the film base material 3 can be made a highly precise array location and uniform protrusion height, connection to a substrate 90 can be made very certainly and with high precision. Furthermore, since the metal ball 20 is connected to a substrate 90, as compared with what joins lead 2 the very thing by solder to a substrate 90, there is no fear, such as short-circuit during lead 2, and the amount of solder 80 can also be reduced.

[0024] Next, the semiconductor package by the 2nd example is explained with reference to drawing 6 and drawing 7. It is the top view drawing 6's showing the top face and rear face of the semiconductor package in the sectional view of a semiconductor package; and showing drawing 7 in coincidence. In addition, the same sign is substantially given to the same component with said 1st example, and the detailed explanation is omitted.

[0025] In the semiconductor package 40 as the 1st example of the above with this 2nd same example, the metal ball 20 fixes the plate 5 for reinforcement by adhesion etc. on the film base material 3 of the opposite side. This plate 5 for reinforcement is formed in the shape of a square frame with resin, such as metals, such as aluminum, and glass epoxy.

[0026] According to this 2nd example, since bending of the film base material 3 etc. is prevented by the plate 5 for reinforcement which fixed on the film base material 3, location gap of the height of the metal ball 20 etc. can be prevented, and the junction precision to a substrate etc. can be raised with it.

[0027] Next, the semiconductor package by the 3rd example is explained with reference to drawing 8. Drawing 8 is the sectional view of a semiconductor package. In addition, the same sign is substantially given to the same component with said 1st and 2nd examples, and the detailed explanation is omitted.

[0028] In the same semiconductor package 40 as the 2nd example of the above, this 3rd example forms the plate 5 for reinforcement in the square box-like which has pars-basilaris-ossis-occipitalis 5a, and fixes that pars-basilaris-ossis-occipitalis 5a by adhesion etc. at the rear face (opposite side of a circuit side) of a semiconductor device 1. In addition, the plate 5 for reinforcement in this case is formed with a transcendent ingredient.

[0029] According to this 3rd example, since pars-basilaris-ossis-occipitalis 5a of the plate 5 for reinforcement has fixed at the rear face of a semiconductor device 1 in addition to the same reinforcement function as said 2nd example, heat can be effectively radiated through the plate 5 for reinforcement in the heat of a semiconductor device 1. Moreover, since a semiconductor device 1 and a tape carrier package 30 are substantially united through the plate 5 for reinforcement, the whole package 40 can be strengthened extremely.

[0030] As mentioned above, although the example of this invention was explained, this invention can be applied to various kinds of effective deformation lists based on the technical thought of this invention, without being limited to the above-mentioned example. For example, although the metal ball was used in the example as a conductive member in this invention, this can use the conductive member of various kinds of effective quality of the materials and a configuration. moreover, one conductor — it is also possible to boil two or more conductive members and to carry out them if needed, to a lead.

[0031]

[Effect of the Invention] the conductor which is located on a film base material in a semiconductor package in a conductive member, for example like a metal ball which performs electrical installation to the exterior according to this invention as explained above — having prepared on the lead — the conductor on the film base material which can be behind cut on the outside of a conductive member at the time of inspection of an electrical property — the test pad of a lead can use, a positive electrical-property inspection can conduct, and the yield can raise. Moreover, since it connects through conductive members, such as a metal ball, in case it mounts to a substrate etc., it becomes unnecessary to use the outer lead made to project from a film base material, and the component-side product to a substrate etc. can be reduced.

[0032] and the conductor which is located on a film base material according to this invention — since deformation like an outer lead turns up and the conductive member joined on the lead can be made a highly precise array location and uniform protrusion height, connection to a substrate etc. can be made very certainly and with high precision. furthermore — since a conductive member is connected to a substrate etc. — a conductor — what joins the lead itself by solder to a substrate etc. — comparing — a conductor — fear, such as short-circuit during a lead, turns up, and reduction of the amount of solder can also be aimed at.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view of the semiconductor package by the 1st example of this invention.

[Drawing 2] It is the top view of the above-mentioned semiconductor package.

[Drawing 3] It is the top view of the tape carrier package in the above-mentioned semiconductor package.

[Drawing 4] It is the sectional view showing the manufacture approach of the above-mentioned semiconductor package.

[Drawing 5] It is the sectional view showing the mounting approach to the substrate of the above-mentioned semiconductor package.

[Drawing 6] It is the sectional view of the semiconductor package by the 2nd example of this invention.

[Drawing 7] It is the top view of the above-mentioned semiconductor package.

[Drawing 8] It is the sectional view of the semiconductor package by the 3rd example of this invention.

[Drawing 9] It is the sectional view showing the example which mounted the conventional semiconductor device directly to the substrate.

[Drawing 10] It is the sectional view showing the example which mounted the conventional semiconductor package to the substrate.

[Description of Notations]

1 Semiconductor Device

2 Lead

2a Test pad

2b Inner lead

3 Film Base Material

4 Resin

5 Plate for Reinforcement

5a Pars. basilaris ossis occipitalis

10 Bump

20 Metal Ball

30 Tape Carrier Package

40 Semiconductor Package

50 Bonding Tool

60 Metal Ball Array Plate

70 Cutting Tool

80 Solder

90 Substrate

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-31866

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl.⁶

H 0 1 L 21/60

識別記号

3 1 1 R 7726-4E

片内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 7 F D (全 6 頁)

(21) 出願番号 特願平6-182773

(22) 出願日 平成6年(1994)7月12日

(71) 出願人 000006655

新日本製鐵株式会社

東京都千代田区大手町2丁目6番3号

(72) 発明者 川上 洋司

東京都千代田区大手町2-6-3 新日本
製鐵株式会社内

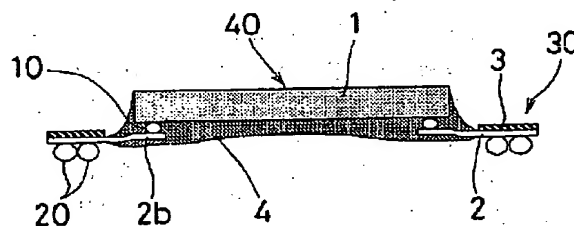
(74) 代理人 弁理士 國分 孝悦

(54) 【発明の名称】 半導体パッケージ

(57) 【要約】

【目的】 半導体素子の電気特性の検査を確実に行うことができ、かつ基板等への実装面積を縮小することができるようにする。

【構成】 半導体パッケージ40は、半導体素子1と、リード2がフィルム基材3上に形成されたフィルムキャリア30とからなり、半導体素子1とインナーリード2bとがバンプ10を介して接続され、フィルム基材3上に位置するリード2上に金属球20が接合されている。金属球20の外方位置で後に切断可能なフィルム基材3上のリード2のテストパッドを用いて電気特性を検査した後、金属球20よりも外側の余分なフィルム基材3を切断し、金属球20を介して基板に接続する。フィルム基材3から突出させたアウターリードを使用しないので、確実な接続ができると共に、実装面積を縮小でき、また、完全に良品のパッケージ40のみを使用できる。



(2)

2

【特許請求の範囲】

【請求項1】 絶縁性フィルム基材上に導体リードが形成され、この導体リードのインナーリードに半導体素子が接続されている半導体パッケージにおいて、前記フィルム基材上に位置する前記導体リード上に、外部接続のための導電性部材が接合されていることを特徴とする半導体パッケージ。

【請求項2】 隣接する前記導体リード上における前記導電性部材の位置が、前記導体リードの長さ方向で交互に偏倚されていることを特徴とする請求項1記載の半導体パッケージ。

【請求項3】 前記導電性部材は金属よりなる金属部材であることを特徴とする請求項1記載の半導体パッケージ。

【請求項4】 前記金属部材は金属球であることを特徴とする請求項3記載の半導体パッケージ。

【請求項5】 前記フィルム基材上の前記導体リードが前記導電性部材よりも外方位置に電気特性検査用のテストパッドを有し、前記導電性部材の外側近傍位置で前記フィルム基材が切断されていることを特徴とする請求項1記載の半導体パッケージ。

【請求項6】 前記導電性部材とは反対側の前記フィルム基材上に補強用プレートが固着されていることを特徴とする請求項1記載の半導体パッケージ。

【請求項7】 前記補強用プレートが前記半導体素子と対向する底部を有し、この補強用プレートの底部が前記半導体素子の裏面に固着されていることを特徴とする請求項6記載の半導体パッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、フィルム基材上のリードに半導体素子を接続するTAB（Tape Automated Bonding）方式を用いた半導体パッケージに関する。

【0002】

【従来の技術】従来、半導体素子を基板に実装する際には、図9に示すように、半導体素子100を金属片或いは金属球等のバンブ101を介して電氣的に接続するように、基板102に直接搭載し、半導体素子100の回路面、バンブ101及び基板102の端子を樹脂103で封止を行っていた。

【0003】また、従来のTAB方式による半導体パッケージを基板に実装した場合を図10に示す。従来の半導体パッケージ104は、フィルム基材105上に形成されたリード106のインナーリード106aにバンブ107を介して半導体素子100を接続し、半導体素子100の回路面及びインナーリード106aを樹脂108により封止し、リード106のアウターリード106bをガルウイング状に成形したものである。そして、この半導体パッケージ104のアウターリード106bの端部を半田109等を用いて基板102に実装させてい

た。

【0004】

【発明が解決しようとする課題】ところで、図9に示すように、半導体素子100を基板102に実装する場合は、半導体素子100を金属片或いは金属球等のバンブ101を介して基板102に直接搭載するため、半導体素子100の電気特性の検査を確実に行うことができず、不良品を基板102に搭載する可能性があり、歩留りが悪いという問題があった。

【0005】また、図10に示すように、従来のTAB方式による半導体パッケージ104では、多ピン化に伴い、パッケージサイズが大きくなり、そのために基板102への実装面積が大きくなるという問題があった。さらに、多ピン化・狭ピッチ化のためにリード106の厚さは薄くなり、特にアウターリード106bの強度不足による変形が生じ、基板102等への実装において接続不良が発生するという問題があった。

【0006】そこで本発明は、半導体素子の電気特性の検査を確実に行うことができ、かつ基板等への実装面積を縮小することができる半導体パッケージを提供することを目的とする。

【0007】

【課題を解決するための手段】上記目的を達成するために、本発明は、絶縁性フィルム基材上に導体リードが形成され、この導体リードのインナーリードに半導体素子が接続されている半導体パッケージにおいて、前記フィルム基材上に位置する前記導体リード上に、外部接続のための導電性部材が接合されているものである。

【0008】また、隣接する前記導体リード上における前記導電性部材の位置が、前記導体リードの長さ方向で交互に偏倚されているものである。

【0009】なお、前記導電性部材は金属よりなる金属部材であるのが望ましく、さらに、前記金属部材は金属球であるのが望ましい。

【0010】また、前記フィルム基材上の前記導体リードが前記導電性部材よりも外方位置に電気特性検査用のテストパッドを有し、前記導電性部材の外側近傍位置で前記フィルム基材が切断されているものである。

【0011】なお、前記導電性部材とは反対側の前記フィルム基材上に補強用プレートが固着されていてもよく、さらに、前記補強用プレートが前記半導体素子と対向する底部を有し、この補強用プレートの底部が前記半導体素子の裏面に固着されていてもよい。

【0012】

【作用】上記のように構成された本発明の半導体パッケージによれば、半導体素子に対して電氣的信号を入出力させる外部接続のために、例えば金属球のような導電性部材がフィルム基材上に位置する導体リード上に接合されているので、フィルム基材から突出させたアウターリードを使用せずに、導電性部材を介して基板等への確実

(3)

3

な接続ができると共に、基板等への実装面積を縮小することができる。それでいて、導電性部材よりも外方位置で後に切断されるフィルム基材上の導体リードにテストパッドを設けておけば、半導体素子の電気特性の検査を確実に行うことができる。

【0013】

【実施例】以下、本発明による半導体パッケージの実施例について図1～図8を参照して説明する。図1は第1実施例による半導体パッケージの断面図、図2はその半導体パッケージの上面及び裏面を同時に示す平面図である。

【0014】まず、図1及び図2に示すように、本実施例の半導体パッケージ40は、半導体素子1と、リード2がフィルム基材3上に形成されたフィルムキャリア30とからなり、半導体素子1とフィルムキャリア30のインナーリード2bとがバンプ10を介して接続されている。そして、半導体素子1の主に回路面とインナーリード2bとがボッティング法等により樹脂4で封止されている。

【0015】そして、フィルム基材3上に位置するリード2上にそれぞれ金属球20が接合されている。金属球20は、突出高さが均一に揃うようになっており、導電性や耐蝕性に優れた材料例えば金を用いるのが好ましい。また、隣接するリード2上における各々の金属球20の位置は、そのリード2の長手方向で互いに反対方向へずらされている。これにより、隣接する金属球20どうしの接触を防止することができ、また、リード2の幅よりも大きい金属球20を用いることが可能となる。なお、前記バンプ10に同様な金属球を用いてもよい。

【0016】図3は本実施例におけるフィルムキャリア30の裏面を示す平面図である。このフィルムキャリア30は、ポリイミド等からなる絶縁性のフィルム基材3上に銅箔等により多数のリード2をパターン形成したものである。そして、フィルム基材3に形成されたデバイス孔3a内に各々のインナーリード2bが突出し、フィルム基材3上における各々のリード2の先端にはそれぞれテストパッド2aが設けられている。なお、フィルムキャリア30は長尺テープ状の形態で供給され、フィルム基材3における3bはスプロケット孔である。

【0017】次に、この第1実施例による半導体パッケージの製造方法を図4によって説明する。

【0018】まず、同図(A)に示すように、半導体素子1の電極部(図示せず)に金属片或いは金属球等のバンプ10を形成する。なお、予めバンプ10が形成された半導体素子1を用いてもよい。次に、同図(B)に示すように、ボンディングツール50によってフィルムキャリア30のインナーリード2bを半導体素子1の電極部にバンプ10を介して熱圧着等により接合する。

【0019】次に、同図(C)に示すように、ボッティング法等により半導体素子1及びインナーリード2bを

4

樹脂4で封止した後、フィルム基材3上のリード2の位置と一致するように配列板60に金属球20を配列させる。この配列には、金属球20を所望の位置に配列し固定させるための孔を有する配列板60を用い、これらの孔を介して真空吸引により金属球20を一括して吸着する手法を用いることができる。特にこの手法によれば、金属球20の高精度な配列を確実に行うことができる。そして、配列板60を下降させて、同図(D)に示すように、配列板60に配列させた金属球20をリード2に熱圧着等により接合する。

【0020】次に、この第1実施例による半導体パッケージの基板への実装方法を図5によって説明する。

【0021】まず、フィルムキャリア30のテストパッド2aを用いて電気特性の検査を行った後、良品と認められたパッケージ40に対して、同図(A)に示すように、フィルムキャリア30における金属球20の外側近傍位置にカッティングツール70が入る。これにより、同図(B)に示すように、金属球20よりも外側の余分なフィルム基材3(図3における一点鎖線の外側)がカットされ、基板へ実装するサイズに成形される。そして、同図(C)に示すように、リード2に接合されている金属球20と基板90上の所定箇所に設けられた半田80とがリフロー法等により接続され、パッケージ40が基板90へ実装される。

【0022】上記のように構成された本実施例によれば、フィルムキャリア30のテストパッド2aを用いて予め電気特性を検査した後、金属球20の外側の余分なフィルム基材3を切断し、リード2上の金属球20を介して基板90に接続するため、実装面積を縮小することができるだけでなく、完全に良品のパッケージ40のみを使用することができる。

【0023】また、フィルム基材3上に位置するリード2上に接合された金属球20は、アウターリードのような変形がない上に、高精度な配列位置及び均一な突出高さにすることが可能なので、基板90に対する接続を極めて確実かつ高精度に行うことができる。さらに、金属球20が基板90に接続されるので、リード2自体を基板90に半田接合するものに比較して、リード2間のショート等の虞れがなく、半田80の量も削減することができる。

【0024】次に、第2実施例による半導体パッケージを図6及び図7を参照して説明する。図6は半導体パッケージの断面図、図7はその半導体パッケージの上面及び裏面を同時に示す平面図である。なお、前記第1実施例と実質的に同一の構成部分には同一の符号を付してその詳細な説明を省略する。

【0025】この第2実施例は、上記第1実施例と同様な半導体パッケージ40において、金属球20とは反対側のフィルム基材3上に補強用プレート5を接着等により固着したものである。この補強用プレート5は例えば

(4)

5

アルミニウム等の金属やガラスエポキシ等の樹脂により四角形枠状に形成されている。

【0026】この第2実施例によれば、フィルム基材3上に固着された補強用プレート5によって、フィルム基材3の撓み等が防止されるので、金属球20の高さの位置ズレ等を防止することができ、基板等への接合精度を向上させることができる。

【0027】次に、第3実施例による半導体パッケージを図8を参照して説明する。図8は半導体パッケージの断面図である。なお、前記第1及び第2実施例と実質的に同一の構成部分には同一の符号を付してその詳細な説明を省略する。

【0028】この第3実施例は、上記第2実施例と同様な半導体パッケージ40において、補強用プレート5を底部5aを有する四角形箱状に形成し、その底部5aを半導体素子1の裏面（回路面の反対側）に接着等により固着したものである。なお、この場合の補強用プレート5は熱良導性の材料により形成する。

【0029】この第3実施例によれば、前記第2実施例と同様な補強機能に加え、補強用プレート5の底部5aが半導体素子1の裏面に固着されているので、半導体素子1の熱を補強用プレート5を介して効果的に放熱することができる。また、半導体素子1とフィルムキャリア30とが補強用プレート5を介して実質的に一体となるので、パッケージ40の全体を極めて強固にすることができる。

【0030】以上、本発明の実施例について説明したが、本発明は上記実施例に限定されることなく、本発明の技術的思想に基づいて各種の有効な変形並びに応用が可能である。例えば、本発明における導電性部材として実施例では金属球を用いたが、これは各種の有効な材質及び形状の導電性部材を用いることができる。また、一本の導体リードに対して導電性部材を必要に応じて複数個にすることも可能である。

【0031】

【発明の効果】以上説明したように、本発明によれば、半導体パッケージにおいて、外部に対して電氣的接続を行う例えば金属球のような導電性部材を、フィルム基材上に位置する導体リード上に設けたことにより、電気特性の検査時には、導電性部材の外側で後に切断可能なフィルム基材上の導体リードのテストパッドを使用し、確実な電気特性検査を行うことができ、歩留りを向上させることができる。また、基板等へ実装する際には、金属球等の導電性部材を介して接続するため、フィルム基材から突出させたアウターリードを使用する必要がなくなり、基板等への実装面積を縮小することができる。

6

【0032】しかも、本発明によれば、フィルム基材上に位置する導体リード上に接合された導電性部材は、アウターリードのような変形がない上に、高精度な配列位置及び均一な突出高さにすることが可能なので、基板等に対する接続を極めて確実かつ高精度に行うことができる。さらに、導電性部材が基板等に接続されるので、導体リード自体を基板等に半田接合するものに比較して、導体リード間のショート等の虞れがない上に、半田量の削減を図ることもできる。

【図面の簡単な説明】

【図1】本発明の第1実施例による半導体パッケージの断面図である。

【図2】上記半導体パッケージの平面図である。

【図3】上記半導体パッケージにおけるフィルムキャリアの平面図である。

【図4】上記半導体パッケージの製造方法を示す断面図である。

【図5】上記半導体パッケージの基板への実装方法を示す断面図である。

【図6】本発明の第2実施例による半導体パッケージの断面図である。

【図7】上記半導体パッケージの平面図である。

【図8】本発明の第3実施例による半導体パッケージの断面図である。

【図9】従来の半導体素子を基板へ直接実装した例を示す断面図である。

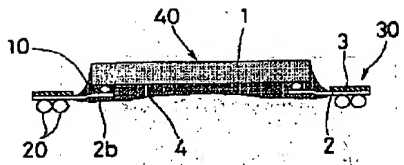
【図10】従来の半導体パッケージを基板へ実装した例を示す断面図である。

【符号の説明】

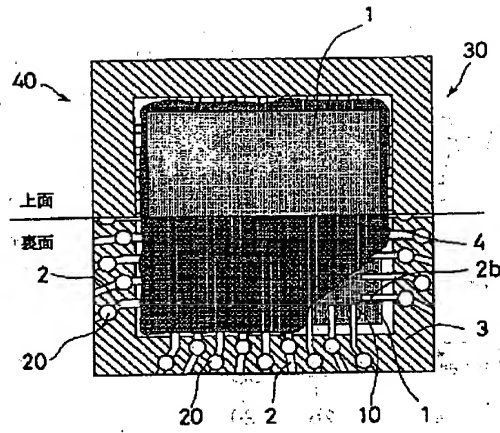
- 1 半導体素子
- 2 リード
- 2a テストパッド
- 2b インナーリード
- 3 フィルム基材
- 4 樹脂
- 5 補強用プレート
- 5a 底部
- 10 パンプ
- 20 金属球
- 30 フィルムキャリア
- 40 半導体パッケージ
- 50 ボンディングツール
- 60 金属球配列板
- 70 カッティングツール
- 80 半田
- 90 基板

(5)

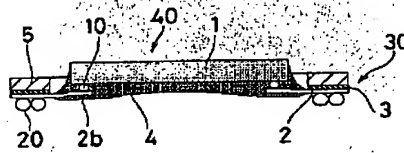
【図1】



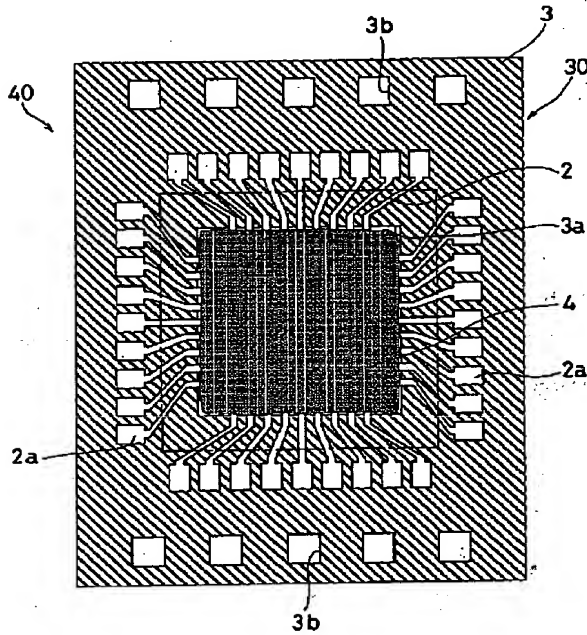
【図2】



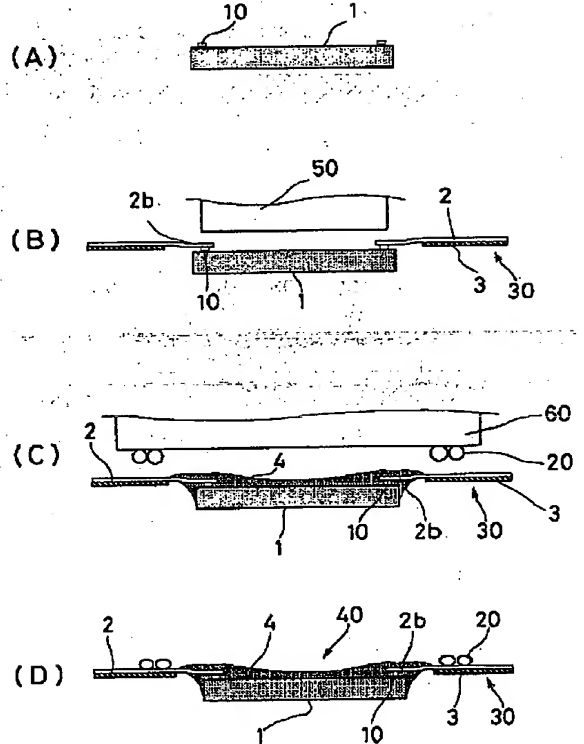
【図6】



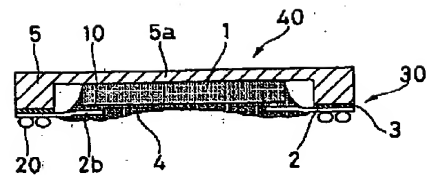
【図3】



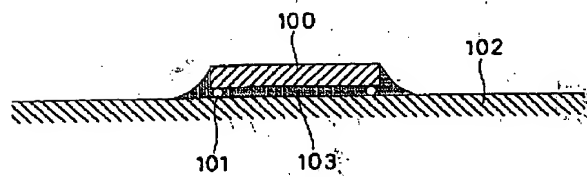
【図4】



【図8】

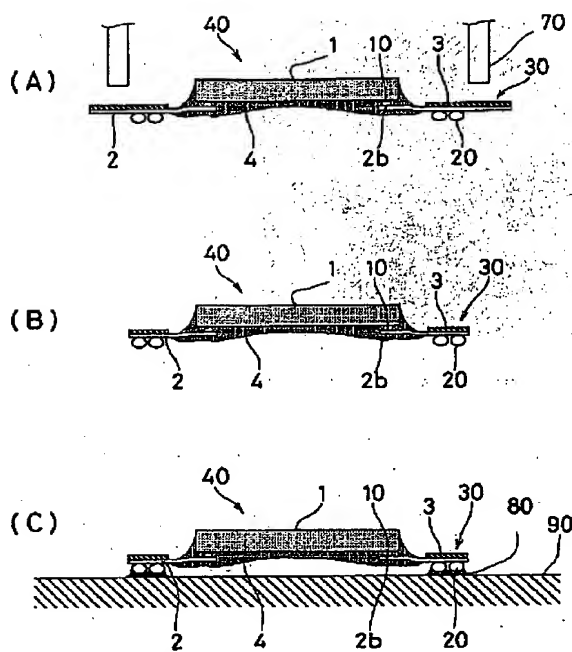


【図9】

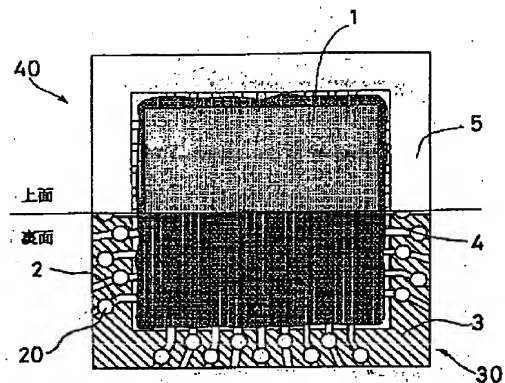


(6)

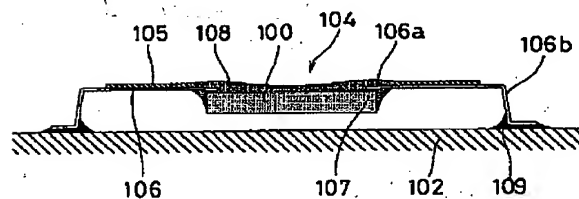
【図5】



【図7】



【図10】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.